

ФЕДЕРАЛЬНОЕ АГЕНТСТВО СВЯЗИ
Северо-Кавказский филиал
ордена Трудового Красного Знамени федерального государственного
бюджетного образовательного учреждения высшего образования
"Московский технический университет связи и информатики"



Методические указания
к лабораторным и практическим занятиям

РЕГИСТРЫ

Направление подготовки:

09.03.01 Информатика и вычислительная техника

11.03.02 Инфокоммуникационные технологии и системы связи

Ростов-на-Дону
2019

УДК 681.3.06 (076)
ББК 32.07

Чикалов А.Н. Регистры. Методические указания к лабораторным и практическим занятиям. - Ростов-на-Дону: Северо-Кавказский филиал МТУСИ, 2019. - 26с.

В пособии изложены методические рекомендации, содержательные материалы и контрольные задания для проведения лабораторных и практических занятий по освоению основных типов регистров и их использованию в различных системах. Пособие содержит необходимые справочные материалы.

Методические указания предназначены для студентов, обучающихся по направлениям подготовки 09.03.01 Информатика и вычислительная техника и 11.03.02 Инфокоммуникационные технологии и системы связи, профилей Многоканальные телекоммуникационные системы, Сети связи и системы коммутации, Защищенные системы и сети связи, Системы радиосвязи и радиодоступа, Вычислительные машины, комплексы, системы и сети, Программное обеспечение и интеллектуальные системы.

Пособие предназначено для использования при изучении дисциплин Вычислительная техника, Схемотехника телекоммуникационных устройств, а также может быть использовано преподавателями и студентами при изучении родственных дисциплин и в процессе самостоятельной работы.

Составитель:

доцент кафедры ИВТ Чикалов А.Н.

Рецензент: зав. кафедрой ИВТ СКФ МТУСИ, д.т.н. проф. Соколов С.В.

Издание рассмотрено и утверждено на заседании кафедры ИВТ
26.08.2019 года протокол №1

© СКФ МТУСИ, 2019

© Чикалов А.Н., 2019 г.

ИССЛЕДОВАНИЕ ОСНОВНЫХ ТИПОВ РЕГИСТРОВ

Цель

1. Выработать практические умения синтеза схем регистров и их применения по типовому назначению.
2. Совершенствовать практические умения и навыки работы с цифровой техникой, ЭВМ и системами моделирования.
3. Совершенствовать навыки анализа, обобщения и систематизации полученных результатов, навыки составления и оформления отчетных материалов, навыки точного и лаконичного представления докладов на вопросы технического характера.

Учебные вопросы

1. Исследование операции параллельного приема данных в регистре.
2. Исследование выполнения операции сдвига в регистре.
3. Исследование регистра, реализующего прием и сдвиг данных.
4. Исследование регистра на ИМС 155ИР1.
5. Выполнение циклического сдвига 6 разрядов.
6. Построение регистра реверсивного сдвига на ИМС 155ИР1.
7. Исследование пересчетных схем на регистрах.

Литература для подготовки к занятию

1. Угрюмов Е.П. Цифровая Схемотехника: Учебное пособие для вузов. – СПб.: БХВ-Петербург, 2010. – 816с.
2. Бойко В.И. и др. Схемотехника электронных систем. Цифровые устройства.- СПб.: БХВ-Петербург, 2004.-512с.
3. Потемкин И.С. Функциональные узлы цифровой автоматики. - М.: Энергоатомиздат, 1988.-320с.
4. Нефедов А. В. Интегральные микросхемы и их зарубежные аналоги. Справочник. Т. 1-12.— М.: ИП РадиоСофт, 2000.
5. [www://vpri.ru/index/mikroskhemy/](http://vpri.ru/index/mikroskhemy/)

Содержание отчета

1. Название работы.
2. По каждому из заданий должны быть представлены название задания и те конкретные данные, которые указаны в задании.
3. Краткие ответы на те контрольные вопросы для самопроверки, которые ещё не нашли своего отражения в отчете, но вызывают затруднения для понимания.

Актуальность занятия

Регистр является основным устройством хранения многоразрядных данных. На его основе выполняются базовые схемы преобразователей

последовательного кода в параллельный и наоборот, схемы умножения, шифрования и т.д. Без регистра не обходится ни одно цифровое устройство.

Вопросы для подготовки к занятию

1. Приведите классификацию регистров.
2. Какие основные операции реализует регистр.
3. Приведите УГО типового регистра.
4. Назовите основные типы триггеров и способы записи данных для них.

Краткие сведения из теории

Классификация регистров

Регистром называется устройство, предназначенное для хранения многоразрядных двоичных слов. Основу его составляет упорядоченная совокупность триггеров, число которых соответствует числу разрядов в слове. Используются могут быть различные типы триггеров. Совокупность битов, запомненная в регистре, может быть интерпретирована по-разному: например, эта совокупность может представлять команду, двоичное число, буквенно-цифровой знак и т.д. Условное графическое обозначение регистра представлено на рис.1,а.

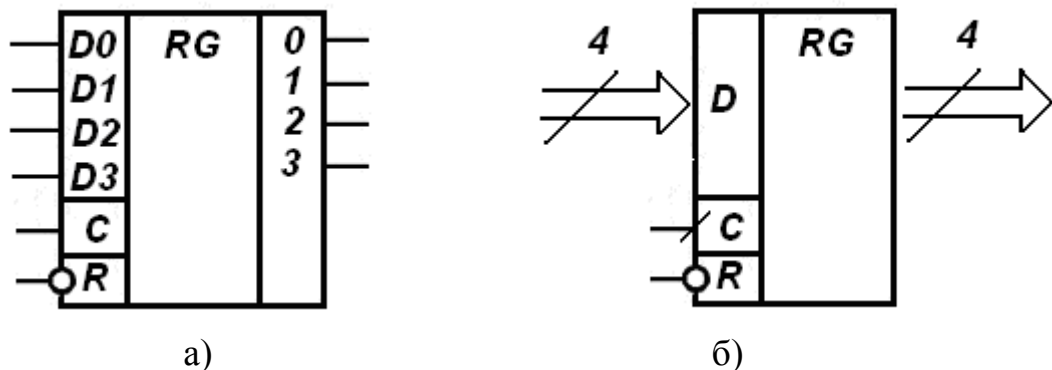


Рис.1. Варианты УГО регистров: с детализацией разрядов данных (а), с шинным представлением данных (б)

Типовыми внешними связями регистра являются:

- информационные входы (входы данных) D_i , по которым на регистр подается загружаемая информация. Если данные рассматриваются как единое целое (как шина данных), то используют обозначение, представленное на рис.1,б, При этом косой чертой с цифрой обозначают разрядность шины данных;

- вход синхросигнала (сигнала записи, сигнала загрузки) C , по которому производится запись информации в регистр (на составляющие регистр триггеры) с входов D_i . Этот вход управления может быть статическим (см. рис.1,а) или динамическим (см. рис.1,б);

- вход сброса (гашения, установки 0) R , по которому регистр устанавливается в некоторое (чаще нулевое) состояние. Как и в триггерах, этот вход, как правило, имеет приоритет. Вход R может и отсутствовать в регистре;

- выходы регистра (триггеров) Q_i . Они могут быть управляемыми (состояние триггеров выдается только при наличии управляющего сигнала) или неуправляемыми (состояние триггеров можно наблюдать в любое время). Рассмотрев состояние выходов триггеров регистра, можно определить, какое в нем хранится двоичное число.

По функциональному назначению регистры обозначаются буквенной комбинацией ИР: И - дискретное устройство, Р - регистр. Например, K155ИР1, KP555ИР13.

Принято регистры классифицировать по целому ряду основных признаков.

1. По способу записи информации:

а) параллельные, если обеспечивают запись информации во все разряды регистра одновременно. Для этого необходимо иметь соответствующее число информационных входов;

б) последовательные, предусматривающие последовательную подачу разрядов информационного слова на один вход регистра и запись слова разряд за разрядом. Для записи в таком регистре требуется соответствующее числу разрядов количество тактов записи;

в) параллельно-последовательные, имеющие возможность выполнять запись двумя названными способами.

2. По числу тактов управления:

а) одноктактные, если операции осуществляются одним управляющим сигналом;

б) многотактные, если для реализации операции требуется несколько управляющих сигналов, следующих друг за другом последовательно. Чаще число их равно двум. Однако в настоящее время такие регистры применяются редко.

3. По назначению:

а) регистры хранения информации, реализующие только операции приема, хранения и выдачи информации;

б) регистры сдвига, которые наряду с приемом, хранением и выдачей информации могут выполнять и ее сдвиг на определенное число разрядов.

4. По направлению передачи информации:

а) нереверсивные - способные выполнять сдвиг информации только в одну сторону;

б) реверсивные - у которых имеется возможность сдвигать информацию и влево и вправо.

5. По числу разрядов регистра.

6. По организации выхода:

а) с прямым выходом, если выдача информации возможна с прямых выходов триггеров. В этом случае говорят, что информация выдается в прямом коде;

б) с инверсным выходом, если выдача информации осуществляется с инверсных выходов триггеров и на условном обозначении это помечается кружочками инверсии на выходах регистра. Код выдачи в этом случае называют инверсным;

в) с парафазным выходом, если для каждого разряда регистра предусмотрен прямой и инверсный выход;

г) регистры со специальным выходом. Чаще встречается регистр с тремя состояниями выхода. В таком регистре должен быть предусмотрен специальный вход, разрешающий выдачу информации (1 или 0) или переводящий его выходы в состояние высокого импеданса (электрического отключения, Z-состояние). Такие регистры широко используются в вычислительных устройствах для организации шин.

Рассмотренная классификация представлена на рис.2.

Принципы построения регистров

Структурная схема регистра представлена на рис.3. В основе регистра лежат триггеры, играющие роль запоминающих элементов. Причем каждый триггер обеспечивает хранение только одного разряда двоичного числа.

Вместе с тем каждый триггер имеет свою логику управления, а сам регистр может быть использован, помимо хранения, и для реализации некоторых операций: установки, сдвига, выдачи и т.д. Однако все операции регистра реализуются только как операции запоминания определенных данных образующими его триггерами.

Выполнение всех дополнительных задач в регистре и обеспечение его управляемости в соответствии с ними возлагается на входную и выходную комбинационные схемы (КС). Поэтому в обобщенную структурную схему регистра включены такие КС и необходимые для них связи (см. рис.3).

На входную КС регистра подается n -разрядное слово D_n и совокупность управляющих сигналов Y_i , $i = 1, 2, 3 \dots$. Входная КС реализует функции возбуждения триггеров, определяющих логику подачи сигналов на входы триггеров $V_{вх}$ в зависимости от комбинации D_n и Y_i . Индекс при функции возбуждения $V_{вх}$ в каждой конкретной схеме должен быть заменен в соответствии с типом входов используемых триггеров, т.е. на символы R, S, D, T, J, K, C и их комбинации.

Сигналы с выходов триггеров Q_1 могут быть преобразованы под действием соответствующих сигналов управления Y_i , и переданы на выход регистра Q_n . Эта же выходная КС может обеспечивать передачу необходимых выходных сигналов Q_2 и на входную КС (например, при выполнении операции сдвига) для последующего преобразования и запоминания на элементах памяти.

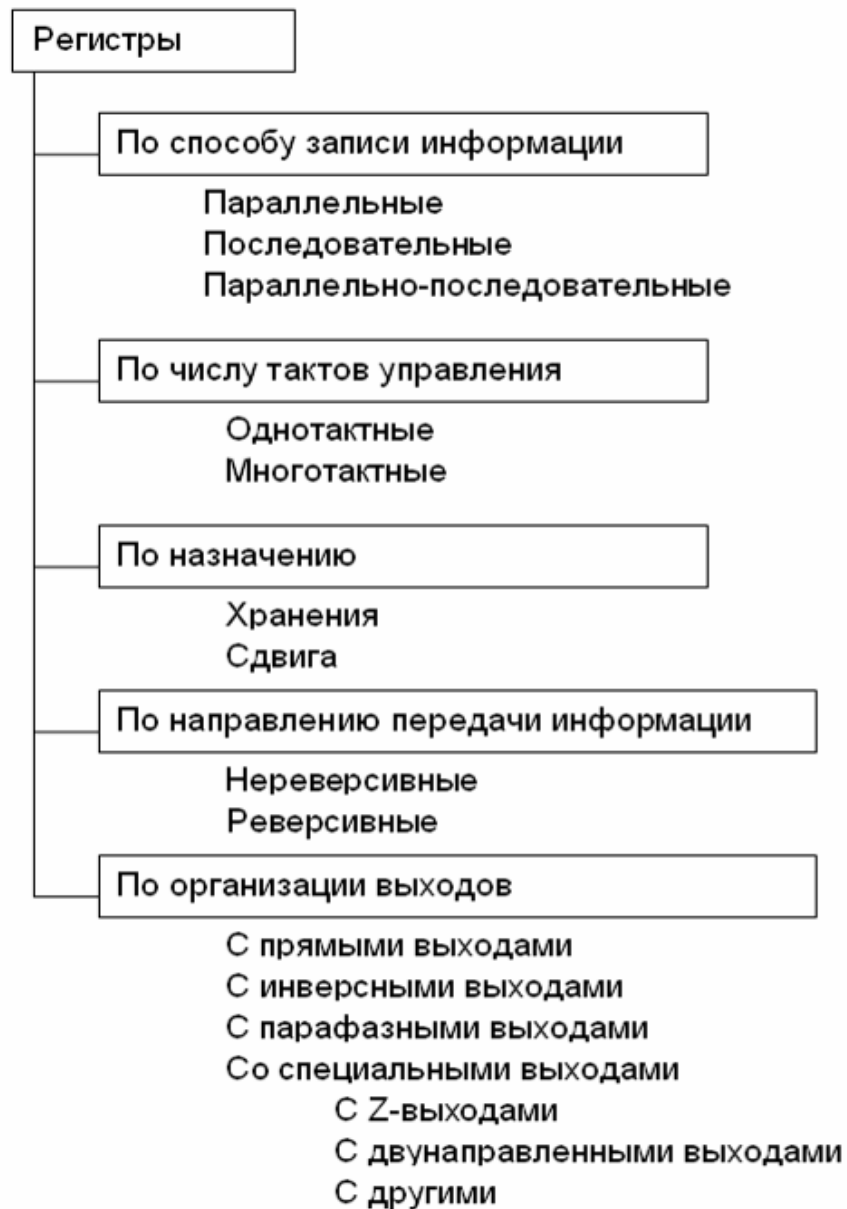


Рис.2. Классификация регистров

В зависимости от состава реализуемых операций и типа триггеров входная и выходная комбинационные схемы могут иметь различную структуру или даже отсутствовать. Отсутствовать в структурной схеме может и обратная связь.

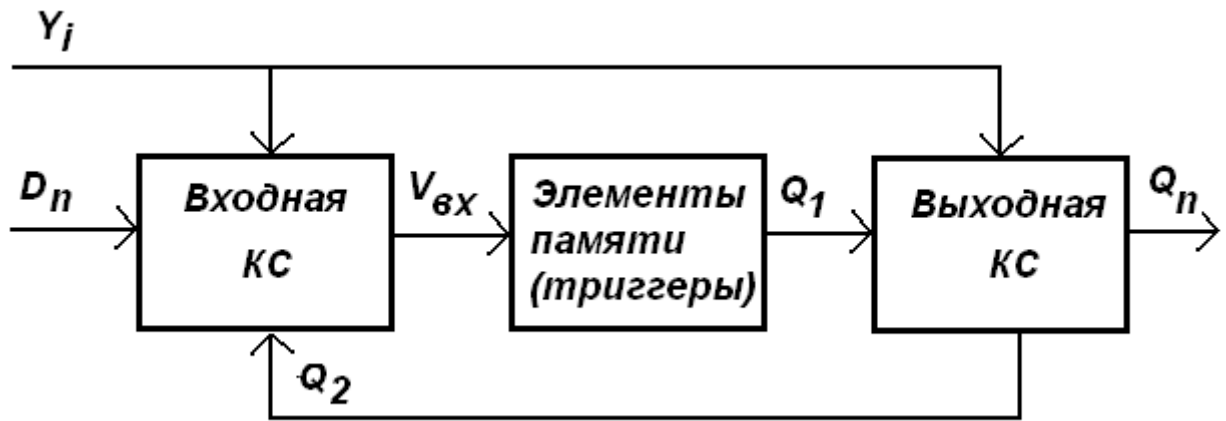


Рис.3. Структурная схема регистра

Выделяют следующие наиболее характерные операции (микрооперации), реализуемые регистрами:

- прием информации (присваивания),
- установка (или в частном случае - сброс),
- выдача информации,
- сдвиг информации.

Необходимо особо подчеркнуть, что в каждый момент времени на одном и том же регистре может выполняться только одна операция. Выбор конкретного типа выполняемой операции должен осуществляться управляющими входами регистра.

Последовательно рассмотрим реализацию каждой из названных операций.

Принципы реализации микрооперации присваивания.

При выполнении приема информации (выполнении присваивания, выполнении параллельной записи информации) в регистре осуществляется запоминание входного информационного слова, т.е. перевод триггеров в состояние 0 или 1 в соответствии со значением разрядов входного слова.

Проще всего эту операцию реализовать на D-триггерах. Для такого триггера информация записывается по входу D все время, пока есть разрешающий сигнал на входе синхронизации C. Сигнал синхронизации должен подаваться, естественно, на все разряды (триггеры) одновременно. Функциональная схема такого трехразрядного регистра и его УГО приведены на рис.4.

Если для реализации параллельного приема использовать другой триггер, то изменится логика управления триггером и потребуются соответствующая входная КС. Однако поведение регистра не изменится и его УГО останется прежним.

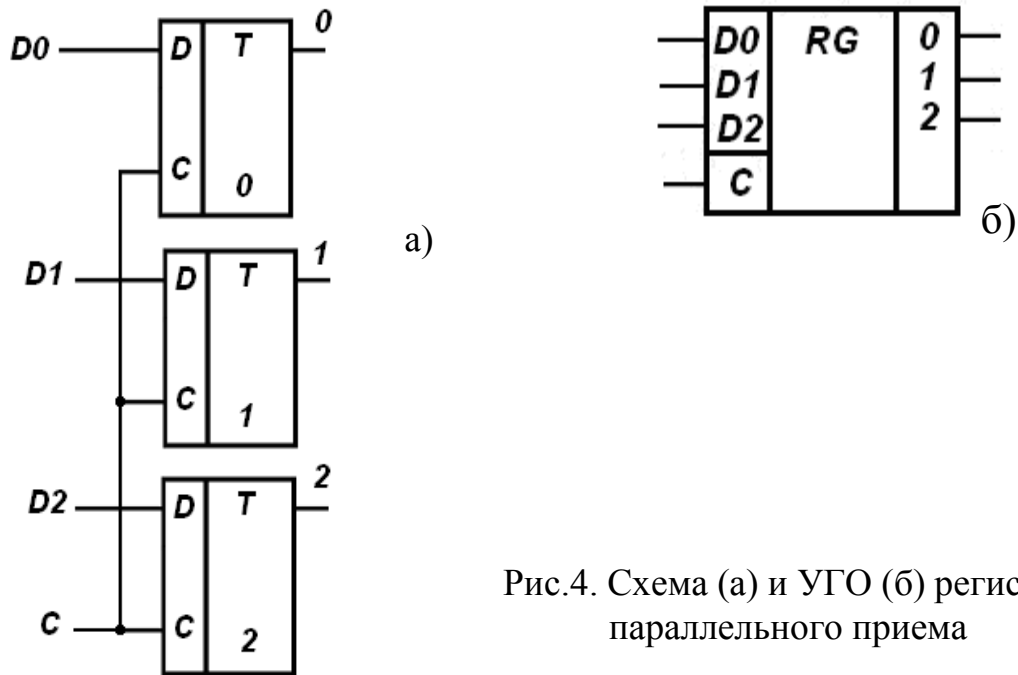


Рис.4. Схема (а) и УГО (б) регистра параллельного приема

Принципы реализации микрооперации установки.

Микрооперация установки предназначена для записи в регистр константы. В отличие от микрооперации приема информации здесь речь идет о присвоении конкретного значения (например, 110), а не произвольного входного слова.

При реализации установки на D-триггерах соответствующие константы должны подаваться на информационные входы, а запись должна производиться по сигналу синхронизации. Такая схема показана на рис.5,а.

Если установка регистра реализуется на триггерах с установочными входами, то состояние триггера определяется комбинацией сигналов на входах R и S. При установке RS-триггера в некоторое состояние D функции возбуждения его входов должны подчиняться правилам:

$$S = D$$

$$R = \overline{D}$$

Для реализации операции установки кода 110 на триггерах КР155ТМ2 схема приведена на рис.5,б. Следует учесть, что установочные входы для этого триггера имеют инверсные активные сигналы. Реализация установки по входам RS более предпочтительна, т.к. эти входы имеют приоритет и позволяют не задействовать информационные входы D регистра.

В интегральных сериях операции установки произвольных кодов реализуются редко. Они обеспечиваются схемными решениями самих проектировщиков. Однако операция сброса (установки константы нуля во все разряды) встречается часто, и она выполняется в регистре с учетом

приоритета. Для этого используется один вход с обозначением – R. УГО такого регистра приведено на рис.1.

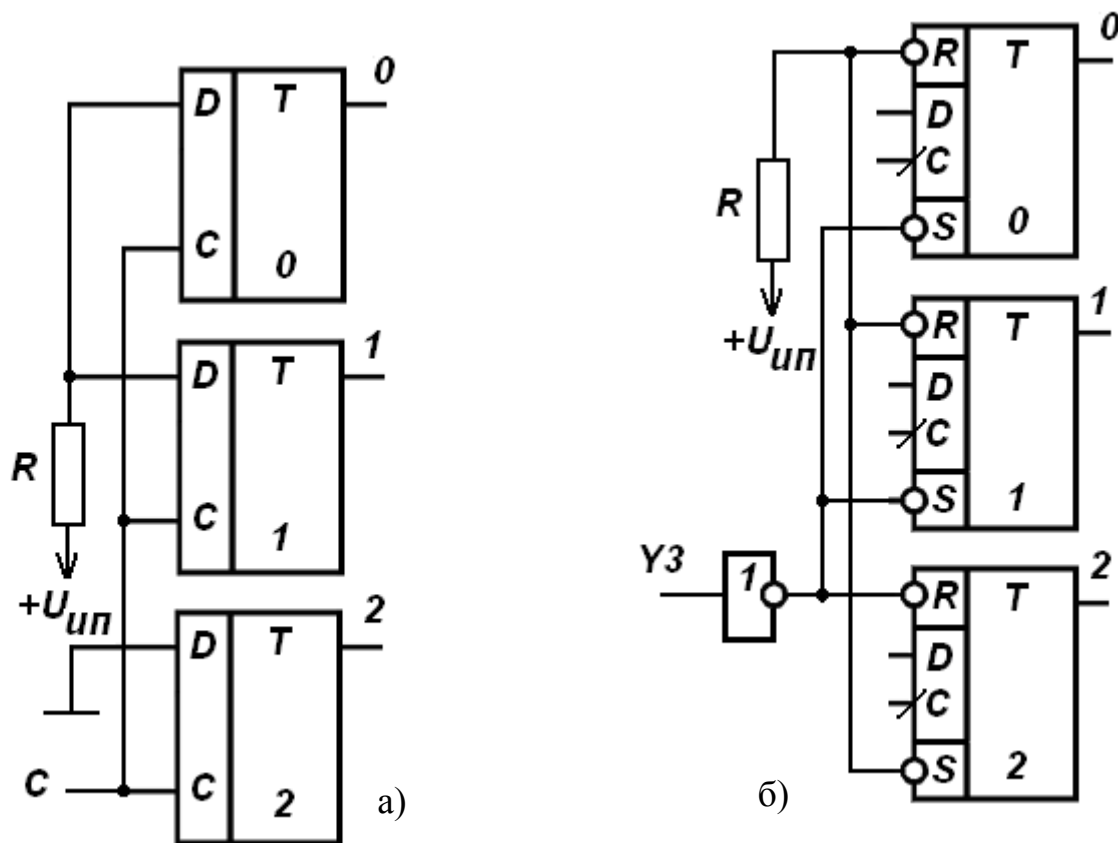


Рис.5. Схемы реализации операции установки в регистрах на основе D-триггеров (а) и RS-триггеров (б)

Принципы реализации микрооперации выдачи.

Реализации микрооперации выдачи (считывания) предусматривает управление прохождением информации с выходов триггеров регистра. Это осуществляется ключами по сигналу выдачи Y4. На рис.6,а показана схема, обеспечивающая выдачу прямого кода на шину Q.

Выдача может осуществляться и парафазным кодом, т.е. с одного разряда может выдаваться прямое и инверсное значение, как показано на рис.6,б. Управление осуществляется одним сигналом Y5.

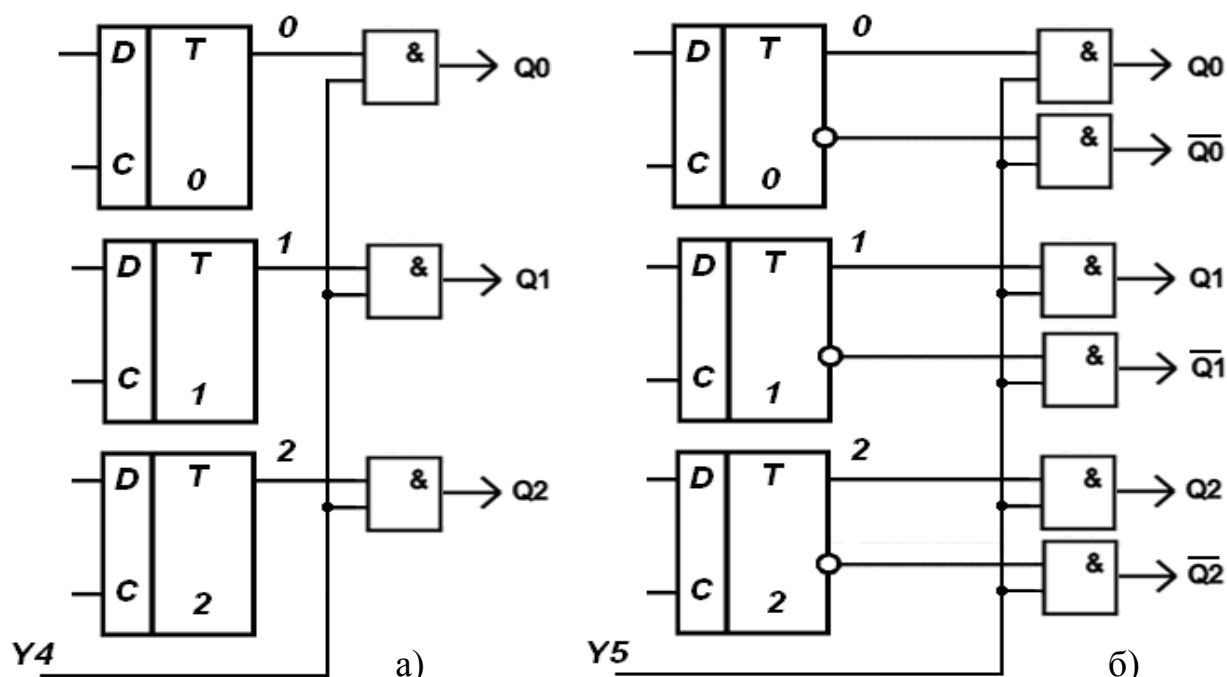


Рис.6. Реализация выдачи прямого (а) и парафазного (б) кодов

При возникновении необходимости выдавать на одну шину или прямой код или инверсный необходимо разделить управление. Ключи выдачи прямого кода открывать низким потенциалом, а инверсного кода - высоким. Схема такой выдачи показана на рис.7,а. По сути, логические элементы образуют мультиплексор с двумя входами. Такую микрооперацию Y6 можно рассматривать как микрооперацию инвертирования кода. Естественно, что в любой момент времени такое управление обеспечивает разрешение на выдачу и не позволяет закрыть одновременно и прямые и инверсные ключи.

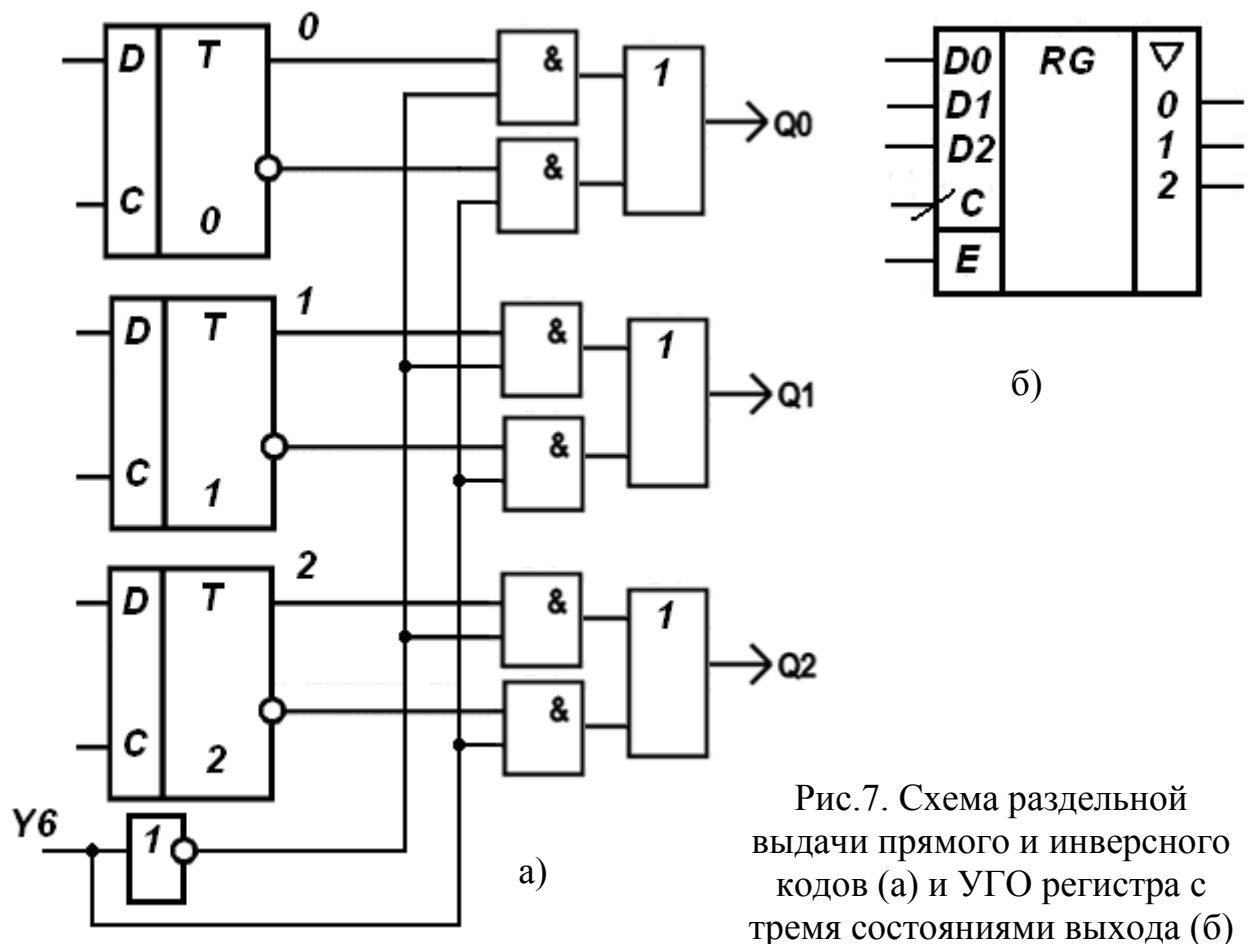
Для закрытия всех ключей требуется раздельное управление ключами выдачи прямого и инверсного кодов.

В сериях интегральных микросхем очень часто ключи являются частью регистра и реализуются на логических элементах с тремя состояниями выхода. Это позволяет отключить выход регистра от нагрузки и обеспечивает простое построение устройств с шинной организацией. В обозначении такого регистра должен быть значок выходов с тремя состояниями и вход разрешения выдачи E в соответствии с рис.7,б.

Следует иметь в виду следующее:

- без сигнала управления выдачей на выходе регистра все равно есть информационное слово (если ключами были элементы И, то это нули). Но это слово не соответствует той информации, которая записана в регистре;
- если ключами являются Z-буферы, то без разрешения выдачи выходы отключены (связи электрически разорваны). Для элементов, на которые нагружены выходы таких регистров, это эквивалентно обрыву входов;

- запрет выдачи информации не ограничивает работу регистра по входам. В него может производиться запись новой информации, но это не повлечет за собой изменения сигналов на выходах, так как они закрыты;
- операция выдачи кода с одного регистра обычно совмещается с приемом этого кода на другой регистр. В противном случае выдача просто бессмысленна, она ничего не изменяет.



Принципы реализации микрооперации сдвига.

При подаче сигнала на сдвиг хранящаяся в триггерах информация сдвигается вправо или влево на установленное количество разрядов. Чаще сдвиг выполняется на один разряд. Схематично это показано для четырехразрядного регистра на рис.8.

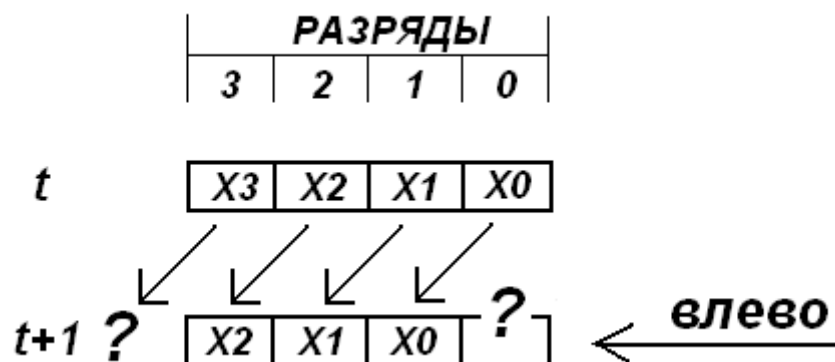


Рис.8. Принцип реализации операции сдвига

В момент времени t в нем хранилось слово $X3.X2.X1.X0$. После выполнения микрокоманды сдвига влево на рисунке показано содержимое четырех разрядов регистра на момент времени $t+1$. В этом процессе можно выделить три ключевых момента:

1) процесс сдвига есть процесс записи значения предыдущего разряда в последующий. Еще более детально на него можно посмотреть как на процесс выдачи из предыдущего разряда и процесс записи в последующий. Выдачу и прием выполняет каждый разряд;

2) информация левого разряда регистра теряется. Но это не исключает возможность ее использования до исчезновения;

3) освобождающийся правый разряд требует определить свое значение, так как запись в него случайного числа исключает возможность дальнейшего прогнозирования работы схемы. Обычно в регистрах назначается специальный вывод, сигнал с которого записывается в освобождающийся разряд при выполнении сдвига.

В зависимости от вводимого бита и использования выталкиваемого бита в алгоритмизации различают:

- арифметический сдвиг, если знаковый разряд не сдвигается, выталкиваемый значащий разряд теряется, а в освобождающийся заносится ноль;
- логический сдвиг, если сдвигаются все разряды, а в освобождающийся разряд записывается ноль;
- циклический сдвиг, если выталкиваемый бит записывается на место освобождающегося, т.е. информация движется как бы по кругу.

Следуя логике передачи информационных сигналов при сдвиге, схема регистра должна быть такой, как показано на рис.9,а. УГО такого регистра представлено на рис.9,б.

На информационный вход каждого триггера подается сигнал с предыдущего разряда регистра, а сдвиг (а, по сути, запись в разряд) должен осуществляться сигналом микрокоманды $Y7$, подаваемым на все синхровходы триггеров одновременно.

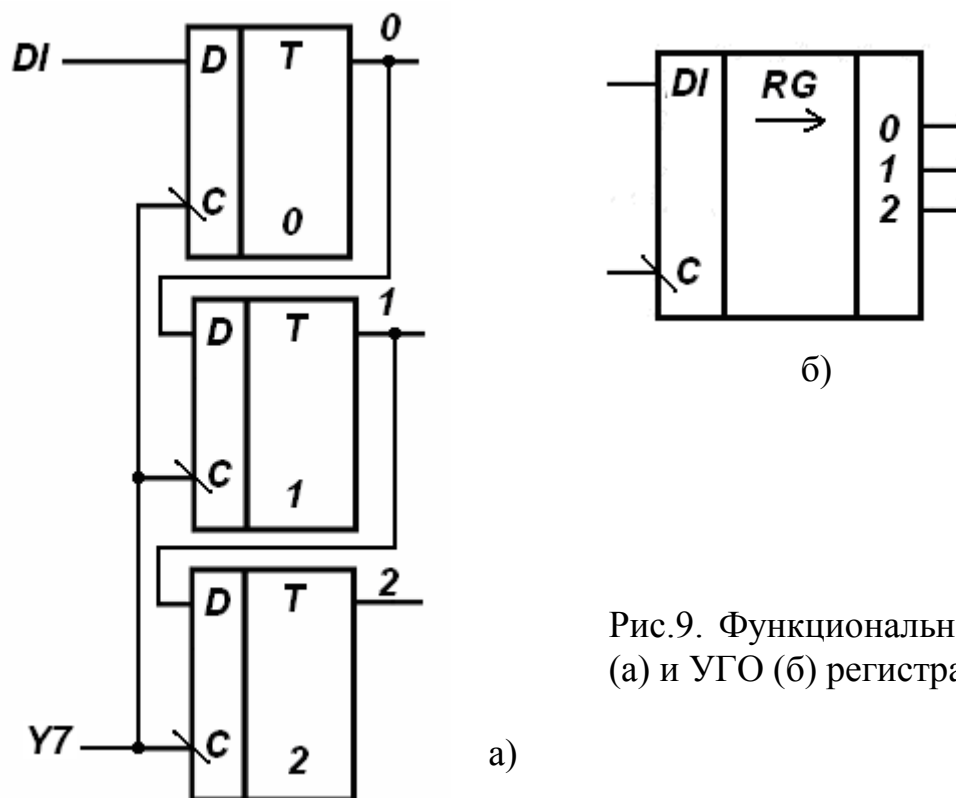


Рис.9. Функциональная схема (а) и УГО (б) регистра сдвига

В освобождающийся разряд заносится при сдвиге информация со входа DI (Data In – входные данные). Вход, определяющий значение освобождающегося разряда при сдвиге, называют **входом последовательного ввода информации**.

В регистрах, выполняющих сдвиг, нельзя применить статический сигнал синхронизации. Это объясняется его большой длительностью по отношению к времени переключения триггера. Триггеры в этом случае успеют переключиться несколько раз, и произойдет заполнение регистра сигналом с входа DI. Чтобы этого не происходило необходимо разделить процесс передачи хранимой информации из разряда и процесс записи новой информации в этот разряд. Такое можно осуществить или с помощью двухтактных триггеров, разделяя тактами указанные процессы, или используя триггеры с динамическим управлением (по фронту сигнала). В последнем случае срабатывание каждого разряда происходит только в момент прохождения активного фронта синхросигнала и многократных переключений быть уже не может. Поэтому на УГО указание фронта синхросигнала сдвига обязательно, а возможность выполнения операции сдвига регистром указывается стрелкой в основном поле для обозначения функции цифрового узла (см. рис.9,б).

Нумерация разрядов в регистре и в регистре сдвига в частности имеет чисто идентификационный смысл. Она изначально никак не связана с весами разрядов позиционной системы счисления при записи кодов чисел. Проектировщик сам определяет положение числа в регистре, закрепляя соответствующий вес за разрядом последующими схемными решениями. Для предотвращения возможной путаницы целесообразно нумерацию изначально

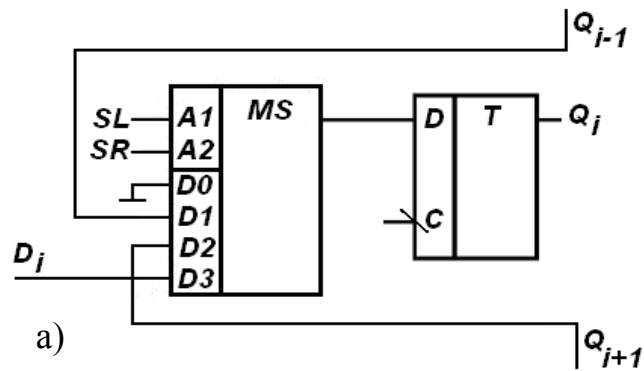
производить от меньшей цифры (младшего разряда) к большей (старшего разряда) как это принято в вычислительной технике.

Принципы реализации нескольких микроопераций на одном регистре.

В сериях микросхем присутствуют многофункциональные регистры, реализующие несколько операций на одном и том же множестве триггеров.

Если триггер имеет несколько групп входов, как, например, K155TM2 (входы DC и инверсные RS), то выполнить на нем операции установки и присваивания не представляет труда. Такой вариант уже был рассмотрен (см. рис.5,б). Для этого достаточно установку выполнять с установочными входами RS, а присваивание непосредственно по информационным входам D, подавая сигнал микрооперации записи на синхровходы триггеров C. Логика взаимодействия сброса и присваивания будет определяться логикой взаимодействия входов триггера (сброс будет иметь приоритет).

Несколько иной подход реализуется в том случае, если триггеры имеют всего один вход D, а выполнять необходимо несколько микроопераций. Триггер не может одновременно, например, принимать по входу D единицу и сбрасываться в нуль. Поэтому можно говорить о том, что в любой момент времени возможно выполнение только одной микрооперации. При этом синхронизация записи получается общей для всех режимов. Поэтому в этом случае режимы получится разделить только коммутацией данных, обеспечивающих реализацию того или иного режима. Для этого для каждого разряда следует установить мультиплексор, коммутирующий на вход триггера данные в соответствии с логикой выбранной операции. После подачи синхросигнала записи будет реализована соответствующая операция регистра. На рис.10. показана схема одного разряда для такого гипотетического регистра и таблица его режимов. Такая схема очень похожа на схему регистра K155ИР13, однако в нем сброс все же реализован на установочных входах встроенных триггеров.



б)

Входы		Режим работы регистра
SR	SL	
0	0	Сброс регистра
0	1	Сдвиг вниз
1	0	Сдвиг вверх
1	1	Параллельная запись

Рис.10. Принцип реализации двух операций на одном разряде регистра (а) и таблица управления схемой (б)

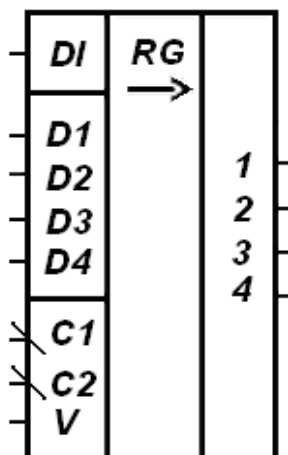
Особенности микросхем регистров различных серий

Количество типов регистров и их функциональные особенности в различных сериях ИМС отражают противоречия между желаемой универсальностью и требованиями массовости производства отдельных корпусов. Приведем лишь некоторые типовые примеры.

Четырехразрядный универсальный регистр сдвига К155ИР1.

Регистр выполнен по ТТЛ-технологии, способен выполнять параллельную запись информации и сдвиг на один разряд. Задержка распространения сигнала $t_{здр.} = 35\text{нс}$, ток потребления 63 мА.

Назначение входов регистра в соответствии с обозначением на рис.11,а следующее:



V	C1	C2	Режим работы регистра
1	x	Фронт	Запись D1-D4
0	Фронт	x	Сдвиг, [0]=D1
0	Константы		Хранение

б)

Рис.11. УГО регистра К155ИР1 (а) и его таблица режимов (б)

V - вход выбора режима работы регистра. При V=0 реализуется режим сдвига, при V=1 - режим параллельной записи;

D1-D4 - входы параллельной записи информации;

DI - вход последовательного ввода информации при сдвиге;

C1 - синхровход выполнения сдвига. Работа осуществляется по заднему фронту сигнала;

C2 – синхровход параллельной записи. Запись осуществляется также по заднему фронту C2.

Возможные режимы работы регистра представлены на рис.11,б.

Если на входе выбора режима присутствует единица, то по заднему фронту C2 в регистр может быть записана информация со входов D1-D4. Это соответствует первой строке таблицы.

При значении V=0 регистр реализует сдвиг по заднему фронту сигнала C1. При этом в освобождающийся нулевой разряд регистра записывается сигнал со входа DI. Режим сдвига задает вторая строка таблицы.

Наконец при неизменных сигналах на синхровходах C1 и C2 (см. третью строку таблицы) обеспечивается режим хранения информации в регистре. Все сигналы, значения которых для соответствующего режима безразличны, в таблице помечены буквой "х".

Особенностью этого регистра является отдельная синхронизация режимов работы, что расширяет его функциональные возможности.

Восьмиразрядный реверсивный регистр сдвига K155IP13.

Восьмиразрядный реверсивный регистр сдвига K155IP13 выполнен по ТТЛ-технологии, потребляет ток 116 мА, имеет задержку 20 нс. Такое высокое быстродействие обеспечивается специальной организацией его режимов работы и позволяет использовать регистр в качестве буферного накопителя при работе со скоростными процессорами и запоминающими устройствами. В регистре обеспечена как отдельная, так и общая для всех режимов синхронизация.

Условное графическое обозначение регистра показано на рис.12,а. Он имеет следующие выводы:

SR,SL. - входы выбора режима. Комбинация этих входов определяет один из четырех режимов работы регистра;

D0-D7 - входы параллельной записи информации;

DL, DR - входы последовательного ввода информации при сдвиге влево и вправо соответственно;

R - инверсный вход сброса регистра;

C - синхросигнал выполнения записи и сдвигов;

0-7 – информационные выходы регистра.

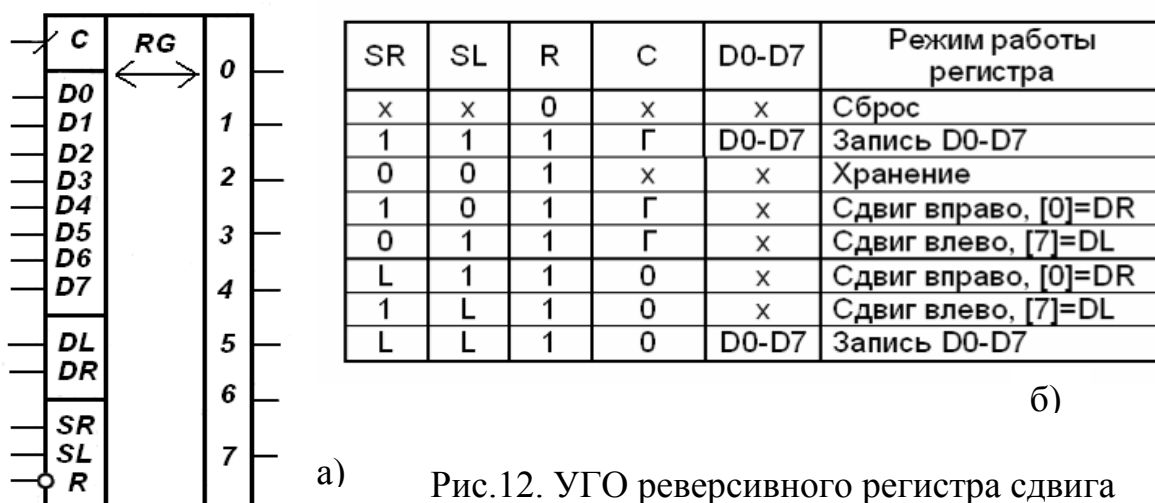


Рис.12. УГО реверсивного регистра сдвига К155ИР13 (а) и его таблица режимов (б)

Возможные режимы работы регистра представлены в таблице (рис.12,б). Сброс выполняется инверсным сигналом при произвольных остальных. Он, следовательно, имеет приоритет. Безразличные сигналы на входах, как всегда, помечены звездочками.

Запись с входов D0–D7 осуществляется по переднему фронту синхросигнала C при SR=SL=1. Дополнительно она может быть выполнена при C=0 и одновременном прохождении задних фронтов на входах SR и SL.

Хранение выполняется при нулевых сигналах на входах выбора режима.

Сдвиг вправо с записью в освобождающийся разряд информации со входа DR возможен либо по синхросигналу C при выборе режима SR=1, SL=0, либо при C=0 и прохождении заднего фронта на входе SR при SL=1.

Сдвиг влево с записью в седьмой разряд информации со входа DL возможен либо по переднему фронту синхросигнала C и выбранном режиме SR=0, SL=1, либо при C=0, SR=1 и прохождении заднего фронта на входе SL.

Регистр сдвига с тремя состояниями выходов К555ИР16.

Четырехразрядный сдвиговый регистр с тремя состояниями выходов К555ИР16 выполнен по ТТЛ-технологии, потребляет ток 29 мА, имеет задержку около 30 нс. Его обозначение показано на рис.13,а.

Входы имеют следующее назначение:

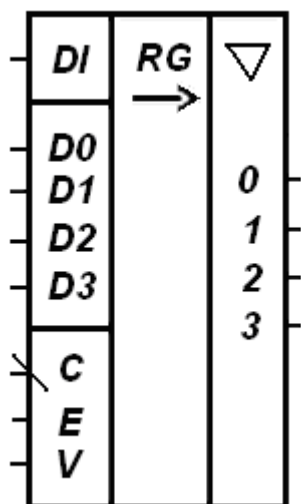
D0-D3 - входы параллельной записи информации;

DI - вход последовательной записи информации при сдвиге;

V - вход выбора режима работы регистра (или сдвиг при V=0, или запись при V=1);

C - синхровход выполнения записи и сдвига. Работает регистр по заднему фронту сигнала;

Е - вход разрешения выдачи информации на выход регистра (при Е = 1). При Е=0 выходы переходят в высокоимпедансное состояние и отключают регистр от нагрузки. Но это состояние не исключает работу регистра в режиме записи или сдвига. Выходные Z-буферы регистра имеют повышенную нагрузочную способность. Наличие такого выходного каскада отмечается на УГО специальным знаком и позволяет использовать регистр при организации шинных архитектур вычислительных устройств.



а)

V	E	C	Режим работы регистра
1	1	L	Запись D0-D3
0	1	L	Сдвиг, [0]=DI
x	0	x	Z-выходы

б)

Рис.13. Регистр с Z-состояниями выхода К555ИР16 (а) и его таблица режимов (б)

Режимы работы регистра задаются в соответствии с таблицей на рис.13,б. Режим хранения реализуется при отсутствии задних фронтов на входе С.

Задание 1. Исследование операции параллельного приема данных в регистре

Для этого необходимо синтезировать из триггеров К155ТМ2 функциональную схему 3-разрядного регистра параллельного приема и проверить правильность записи в него многоразрядного числа.

Последовательность выполнения задания:

- 1) Синтезировать трехразрядный регистр, реализующий только микрооперацию параллельного приема данных. Элементная база - триггер К155ТМ2. Установочные входы должны иметь пассивные сигналы. Располагать схему желательно в левой части экрана;
- 2) Обеспечить управление всеми входами регистра и наблюдение сигналов в необходимых точках. Схему функциональную занести в отчет;
- 3) В режиме приема записать в регистр код номера рабочего места, отразив этот процесс на временных диаграммах в отчете о работе;

4) Сделать вывод о работоспособности исследуемого регистра и сформулировать назначение его входов и выходов. Нарисовать условное графическое обозначение (УГО) получившегося регистра. Обозначение входов, имеющих одинаковое назначение, на УГО и схеме функциональной должны совпадать;

5) Схему сохранить на экране для выполнения следующего задания;

6) Сделать вывод о фронте сигнала, по которому происходит изменение состояния регистра и о длительности максимальной задержки срабатывания регистра (в относительных единицах, считая за единицу задержку одного триггера).

В отчете представить:

- схему функциональную регистра;
- временные диаграммы записи числа по п.3;
- назначение входов и выходов регистра;
- условное графическое обозначение регистра;
- максимальную задержку срабатывания регистра.

Задание 2. Исследование выполнения операции сдвига в регистре

Для этого необходимо синтезировать на триггерах функциональную схему 3-разрядного регистра сдвига и проверить правильность ввода в него многоразрядного числа.

Последовательность выполнения задания:

1) Синтезировать трехразрядный регистр сдвига, реализующий только микрооперацию сдвига на один разряд вниз. Регистр должен иметь вход последовательного ввода информации DI. Элементная база - триггер K155TM2. Располагать схему желательно ближе к средней части экрана;

2) Обеспечить управление всеми входами регистра и наблюдение сигналов в необходимых точках. Схему занести в отчет;

3) В режиме сдвига записать в регистр свой код номера по журналу учебной группы, отразив этот процесс на временных диаграммах в отчете о работе;

4) Сделать вывод о работоспособности исследуемого регистра и назначении его входов и выходов. Нарисовать условное графическое обозначение (УГО) получившегося регистра. Обозначение входов, имеющих одинаковое назначение, на УГО и схеме функциональной должны совпадать;

5) Сделать вывод о фронте сигнала, по которому происходит изменение состояния регистра и о длительности максимальной задержки срабатывания регистра (в относительных единицах, считая за единицу задержку одного триггера).

7) Записать функции возбуждения для входов триггеров получившегося регистра.

В отчете представить:

- схему функциональную регистра;
- временные диаграммы записи числа по п.3;
- назначение входов и выходов регистра;
- условное графическое обозначение получившегося регистра;
- вывод о структурных отличиях схем первого и второго заданий;
- максимальную задержку срабатывания регистра.

Задание 3. Исследование регистра, реализующего прием и сдвиг данных

На основе трех триггеров K155TM2 создать схему регистра, обеспечивающего по сигналу выбора режима выполнение операции записи параллельного кода или сдвига.

Обратить внимание, что в заданиях 1 и 2 каждый триггер выполнял одну и ту же функцию: записывал данные D по фронту синхросигнала C. Отличие схем заключалось в организации связей между триггерами, они и определяли тип выполняемой регистром операции. Для одной из них на входы данных триггеров одновременно подавались соответствующие данные 3-х разрядов параллельного кода. Для другой - на те же входы D каждого триггера данные подавались с выхода предыдущего триггера (разряда регистра). Поэтому для построения заданной схемы необходимо использовать функциональный узел, способный коммутировать данные от двух источников на один вход D каждого триггера. Выбранное направление передачи (коммутации) данных в этом случае определит тип выполняемой операции (режим работы) регистра.

Для экономии времени и по согласованию с преподавателем схему можно построить только для среднего разряда. Для коммутации использовать мультиплексор 8х1 из библиотеки элементов.

Вариант индивидуального задания на использование адресного входа выбрать по номеру из журнала учебной группы в соответствии с таблицей вариантов использования адресов мультиплексора.

Последовательность выполнения задания:

1) Доработать правую схему (из задания 2) так, чтобы получился трехразрядный регистр, реализующий две микрооперации: сдвиг и параллельную запись в соответствии с индивидуальным вариантом. Для определения каналов данных мультиплексора, которые будут задействованы для организации связей создаваемого регистра, необходимо проанализировать две возможные адресные комбинации, предложенные по индивидуальному варианту;

2) Обеспечить управление всеми входами регистра и наблюдение сигналов в необходимых точках. Схему после отладки занести в отчет;

3) Протестировать работу регистра в двух заявленных режимах работы. Обосновать состав тестовых наборов данных, необходимых для тестирования;

4) Сделать вывод о работоспособности исследуемого регистра и назначении его входов и выходов. Нарисовать условное графическое обозначение (УГО) получившегося регистра. УГО должно быть нарисовано, исходя из предположения, что мультиплексоры установлены для каждого триггера регистра. Обозначение входов, имеющих одинаковое назначение, на УГО и схеме функциональной должны совпадать;

5) Сделать вывод о фронте сигнала, по которому происходит изменение состояния регистра и о длительности максимальной задержки срабатывания регистра (в относительных единицах, считая за единицу задержку одного триггера).

Таблицей вариантов использования адресов мультиплексора

Номер по журналу	Адрес А4	Адрес А2	Адрес А1
1, 13, 25	Изменяемый	0	0
2, 14, 26	Изменяемый	0	1
3, 15, 27	Изменяемый	1	0
4, 16, 28	Изменяемый	1	1
5, 17, 29	0	Изменяемый	0
6, 18, 30	0	Изменяемый	1
7, 19	1	Изменяемый	0
8, 20	1	Изменяемый	1
9, 21	0	0	Изменяемый
10, 22	0	1	Изменяемый
11, 23	1	0	Изменяемый
12, 24	1	1	Изменяемый

В отчете представить:

- схему функциональную регистра;
- назначение входов и выходов регистра на функциональной схеме;
- условное графическое обозначение получившегося регистра;
- максимальную задержку срабатывания регистра.

Задание 4. Исследование регистра на ИМС К155ИР1

Необходимо выбрать регистр из библиотеки моделирующей программы, обеспечить управление по всем входам и наблюдение всех необходимых выводов и реализовать все возможные режимы работы регистра. Возможные режимы работы регистра следует спрогнозировать по

типовым назначениям входов регистров, изучая УГО регистра. В случае затруднений допустимо воспользоваться справочными материалами на доступных носителях и Интернетом. Подтверждение гипотез должно быть проверено на модели. Таблицу режимов занести в отчет в формате таблицы:

V	C1	C2	Записываемые данные	Название режима
---	----	----	---------------------	-----------------

В отчете представить:

- условное графическое обозначение регистра;
- назначение входов и выходов регистра;
- таблицу режимов регистра.

Задание 5. Выполнение циклического сдвига 6 разрядов

Синтезировать шестиразрядный регистр циклического сдвига из последовательно соединенных триггера K155TM2, регистра K155IP1 и еще одного триггера K155TM2 и проверить его на функционирование.

Для осуществления анализа поведения регистра целесообразно привлечь буфер логического анализатора, вызываемый на рабочее поле клавишей "Р". К каждому входу буфера можно подключить контролируемые точки схемы, выполнить тестирование схемы в режиме моделирования, а затем вызвать временные диаграммы контролируемых точек (выполнив нажатие F1\ГРАФИК). Следует учесть, что диаграммы будут показаны с учетом задержек срабатывания элементов, пропорциональных их функциональной сложности. Более детально ознакомиться с работой в режиме временных диаграмм можно в пособии: Логические элементы и триггеры. Методические указания к лабораторным и практическим занятиям. Ростов-на-Дону: Северо-Кавказский филиал МТУСИ, 2016, стр.10.

Последовательность выполнения задания:

1) Выполнить соединения между входами и выходами предложенных элементов в указанном порядке таким образом, чтобы обеспечивался циклический сдвиг данных через все семь разрядов;

2) Сформулировать этапы проверки правильности функционирования регистра в режиме циклического сдвига, кратко зафиксировать их в отчете и реализовать проверку. Целесообразно из шести разрядов при начальной установке иметь только один разряд отличный от других (унарный код). В этом случае проще наблюдать сдвиг разрядов. Предложить способы создания унарного начального кода;

3) Сделать выводы о правильности реализации сдвига и месте и возможных причинах искажения информации. При наличии искажений причину пояснить диаграммами сигналов тех точек схемы, которые для

искажений являются существенными. Диаграмму вычерчивать с учетом временных задержек элементов схемы;

4) Наметить возможные способы устранения ошибок, откорректировать схему по одному из найденных вариантов и убедиться в устранении имевших ранее место ошибок;

5) Пояснить диаграммой для того же участка схемы способ устранения искажений.

В отчете представить:

- функциональную схему регистра сдвига;
- временную диаграмму, иллюстрирующую причины возможных искажений;
- причину и методику устранения ошибок в работы регистра.

Задание 6. Построение регистра реверсивного сдвига на ИМС К155ИР1

Следует учесть, что в качестве элементной базы рассматривается уже готовая микросхема регистра и использовать можно только те режимы, которые она реализует. Поэтому реализацию сдвига в сторону старших разрядов осуществлять можно только штатным образом. Возможность сдвига в противоположную сторону, следовательно, допустимо искать только на основе использования режима параллельного приема регистра К155ИР1. Составить функции возбуждения входов D1-D4 таким образом, чтобы через них организовать режим сдвига в сторону младших разрядов. Самостоятельный режим параллельной записи в новом регистре и использование дополнительных логических элементов не предполагается.

В отчете представить:

- условное графическое обозначение получившегося регистра;
- назначение входов и выходов получившегося регистра;
- таблицу режимов получившегося регистра в формате:

R	V	C1	C2	Записываемые данные	Название режима
---	---	----	----	---------------------	-----------------

Задание 7. Исследование пересчетных схем на регистрах

Задание предполагает построение регистра для деления частоты с заданным коэффициентом пересчета и проверку его работоспособности. Коэффициент пересчета выбрать по номеру в журнале учебной группы.

Такое устройство возможно создать из регистра в режиме циклического сдвига, предварительно записав в него требуемую константу. Количество разрядов регистра и код константы следует подобрать, исходя из коэффициента деления.

Таблица выбора коэффициента пересчета

Номер по журналу	Коэффициент деления	Номер по журналу	Коэффициент деления
1, 17	6	6, 12	11
2, 19	9	7, 11	13
3, 18	10	8, 14	8
4, 15	5	9, 16	14
5, 13	12	10, 20	7

Последовательность выполнения задания:

- 1) Рассчитать количество разрядов и требуемую константу для генерации по индивидуальному варианту;
- 2) Синтезировать регистр сдвига с расчетными параметрами. Выбор элементной базы осуществить самостоятельно из набора узлов библиотеки элементов моделирующей программы;
- 2) Сформулировать этапы проверки правильности функционирования схемы, кратко зафиксировать их в отчете и реализовать проверку;
- 3) Сделать вывод о правильности реализации деления. Фиксацию выходных фронтов целесообразно осуществлять счетчиком с цифровым индикатором. Кроме того, имеет смысл использовать режим отображения временных диаграмм, задействовав цифровой буфер анализатора (см. Логические элементы и триггеры. Методические указания к лабораторным и практическим занятиям. Ростов-на-Дону: Северо-Кавказский филиал МТУСИ, 2016, стр.10).

В отчете представить:

- функциональную схему пересчетного устройства;
- назначение входов и выходов получившегося устройства;
- методику проверки работоспособности устройства.

Задания для самопроверки

1. Что обозначает надпись на корпусе ИМС К155ИР1, 555ИР13?
2. Для ИМС К155ИР1 нарисовать условное графическое обозначение, сформулировать назначение выводов, назвать типы сигналов, определяющих возможные режимы работы.
3. В чем отличие динамического и статического входов регистра?
4. Сформулировать методику синтеза регистра.
5. В чем отличие регистра параллельного от регистра последовательного приема данных?
6. Сформулируйте методику поиска неисправностей в регистрах.

7. Какова величина задержки срабатывания регистра относительно задержки логического элемента?
8. Возможно ли на регистре K155ИР1 реализовать сдвиг влево и сдвиг вправо? Если да, то как это сделать?
9. Какие еще регистры вам известны, чем они отличаются от K155ИР1?
10. Назовите направления применения регистров?
11. Покажите на временных диаграммах выполнение типовых микроопераций регистров.
12. Как воспринимает триггер K155ТМ2 тот вход, который никуда не подключен ("висящий")? Почему так происходит?
13. Какие входы триггера K155ТМ2 имеют приоритет?
14. Перечислите технические параметры регистров.
15. Приведите таблицы режимов регистров КР1533ИР8, КР1533ИР15, КР1554ИР24, КР1533ИР24.